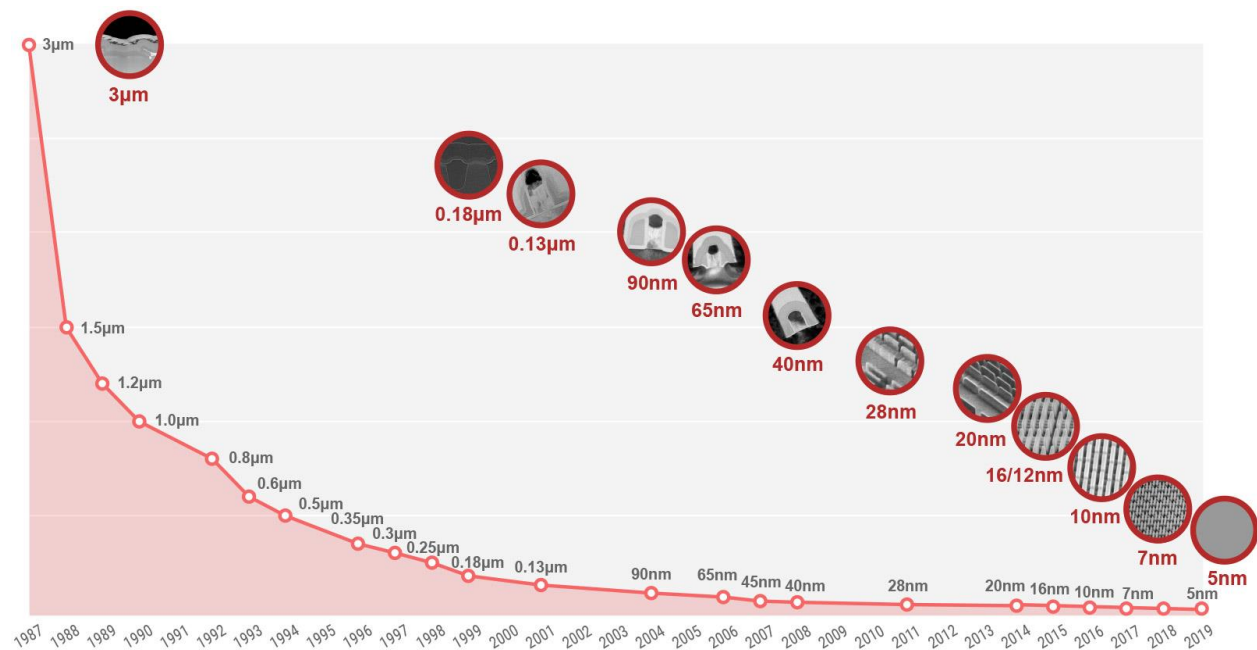


הרצאה 7: מזעור ואפקטי תעלה קצרה

מאז תחילת עידן המעגלים המשולבים גודל הטרנזיסטורים הלך וקטן בהתמדה. איור 1 מציג את התפתחות הטרנזיסטורים לאורך השנים, את הטכנולוגיות המרכזיות בהן עשו שימוש ואת הגודל הקטן ביותר בכל טרנזיסטור (בדרך כלל מדובר ברוחב התעלה). עם מזעור הטרנזיסטורים, יש לתכנן אותם מחדש על מנת לשמור על הביצועים שלהם ואף לשפר אותם כאשר השאיפה היא לשמור על התנהגות הדומה להתנהגות של טרנזיסטורים בעלי תעלה ארוכה. עם הקטנת התעלה, גודלם של אזורי המיחסור שבסמוך ל- source וה- drain מתקרב לאורכה של התעלה מה שמוביל בסופו של דבר ל- punch through בין ה- source וה- drain. על מנת להימנע מכך, יש להגדיל את מידת הסימום של המצע. עם זאת, הגדלה של סימום המצע מובילה לעלייה במתח הסף. על מנת למנוע את העלייה הזו, יש צורך להגדיל את קיבול השער על ידי הקטנה של עובי שכבת התחמוצת או הגדלה של המקדם הדיאלקטרי שלו. מתוך דוגמא פשוטה זו, קל לראות כי כל הפרמטרים של הטרנזיסטור כרוכים זה בזה. מסיבה זו, יש לנסח כללים בסיסיים למיזעור על מנת להגיע לביצועים המיטביים.

עם זאת, גם עם כללי המזעור הטובים ביותר, ככל שאורך התעלה יורד, הסטייה מהביצועים של טרנזיסטור תעלה ארוכה היא בלתי נמנעת. סטייה זו, אשר נובעת מאפקטי הצומת הקצרה נובעים מהתפלגות הדו ממדית של הפוטנציאל בתעלה, והשדות הגבוהים בתוכה. כאשר התעלה קצרה מאוד, התפלגות הפוטנציאל בתוך התעלה נקבעת על ידי השדה הניצב, $\mathcal{E}_x$, אשר נשלט על ידי מתח השער, והשדה האורכי, $\mathcal{E}_y$, אשר נשלט על ידי מתח ה- Drain. על כן, התפלגות השדה החשמלי והפוטנציאל הן דו ממדיות וכתוצאה מכך ה- gradual channel approximation, אשר מבוסס על כך שהשדה הניצב חזק בהרבה מהשדה האורכי, כבר לא תקף. ההתפלגות דו ממדית של הפוטנציאל יוצרת מגוון של תופעות חשמליות לא רצויות בטרנזיסטורים.

ככל שהשדה החשמלי גדל, המוביליות בתעלה הופכת מקבועה לתלויה בעוצמת השדה עד שמהירות הסחיפה מגיעה לרוויה. הגדלה נוספת של השדה יכולה להוביל לתופעות של carrier multiplication בסמוך ל- drain. תופעות אלו גורמות להיווצרות זרמים במצע ולהתנהגות הדומה לשל טרנזיסטור ביפולרי. השדות החזקים גורמים גם לתופעות של אלקטרונים חמים אשר מוזרקים לתוך שכבת התחמוצת וטוענים אותה. טעינה זו מובילה להזזה של מתח הסף ולירידה ב- transconduction.



איור 1: מזעור הטרנזיסטורים לאורך השנים. מקור: TSMC

ניתן לסכם את כל השפעות התעלה הקצרה:

1. מתח הסף לא קבוע עם אורך התעלה
2. זרם הטרנזיסטור לא מגיע לרוויה עם V_D , גם מתחת וגם מעל למתח הסף.
3. זרם הטרנזיסטור לא פרופורציונאלי ל $1/L$.
4. ביצועי ההתקנים יורדים לאורך זמן.

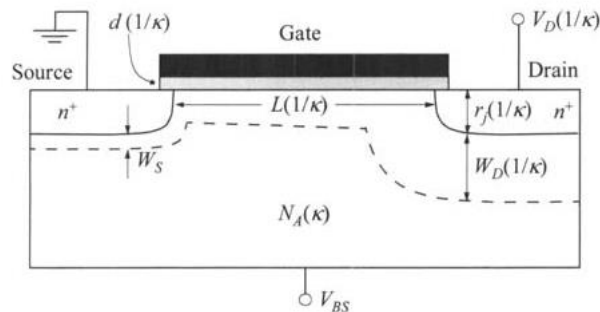
מאחר ואפקטי התעלה הקצרה פוגעים בביצועים ומקשים על הפעלת ההתקנים, יש לצמצם את אפקטים אלו כך שגם התקנים בעלי תעלה קצרה ישמרו על ההתנגדות החשמלית של התקנים עם תעלה ארוכה. בפרק זה אנו נדון במזעור של טרנזיסטורים ובאפקטי התעלה הקצרה שמופעים כתוצאה מכך.

מזעור התקנים - Scaling

כלל המזעור האידיאלי גורס כי על מנת להימנע מאפקטי תעלה קצרה, ניתן להקטין את כל מימדי הטרנזיסטור, ולשנות את ריכוזי המזהמים והמתחים כך שהשדה החשמלי בתוך התעלה לא ישתנה. טבלה 1 מציגה את המקדמים על פיהם יש לשנות את הפרמטרים של הטרנזיסטור על מנת לעמוד בכלל מזעור זה. איור 2 מציג את מבנה הטרנזיסטור, ואת הגדלים ומקדמי המזעור המתאימים. על מנת לשמור על השדה החשמלי קבוע עבור הקטנה של התעלה מהאורך L לאורך L/κ נדרש כי עובי התחמוצת ועומק הצמתים יקטנו פי $1/\kappa$ ואילו סימום המצע יגדל פי κ . בנוסף, מתח הסף ומתח ה-drain יקטנו גם פי $1/\kappa$ בכדי להקטין את אזורי המחסור בצורה דומה. יש לציין כי ה-subthreshold swing ישאר דומה שכן S פרופורציונלי לגודל $1+C_D/C_{ox}$ וכי שני הקיבולים האלו משתנים על פי המקדם κ .

טבלה 1: כללים למזעור טרנזיסטורים. במצב אידיאלי, כל הגדלים משתנים לפי אותו המקדם κ . עם זאת, במציאות מקדמי המזעור משתנים בגלל מגוון של סיבות ועל כן המקדם יהיה בתחום $\kappa < 1$. הגדלים הפיסיקליים של הטרנזיסטור ושינוי שלהם על פי כלל המזעור לשדה קבוע מוצגים באיור 2.

פרמטר	שדה קבוע	מתח קבוע	קבוע המזעור בפועל	מגבלות
L	$1/\kappa$	$1/\kappa$	$1/\kappa$	
ϵ	1	> 1	> 1	
d	$1/\kappa$	$1/\kappa'$	$> 1/\kappa$	מינהור, פגמים
r_j	$1/\kappa$	$> 1/\kappa$	$> 1/\kappa$	התנגדות
V_T	$1/\kappa$	1	$\gg 1/\kappa$	זרם במצב כבוי
V_D	$1/\kappa$	1	$\gg 1/\kappa$	מערכת, ומתח הסף
N_A	κ	κ	$< \kappa$	פריצה



איור 2: הגדלים הפיסיקליים של טרנזיסטור MOSFET ומקדמי המזעור שלהם עבור שדה קבוע.

עם זאת, ישנם מספר סיבות בסיסיות אשר בגללן כלל המזעור מוגבל:

- הפוטנציאל המובנה בצמתים ופוטנציאל פני השטח עבור סף ההיפוך כמעט שלא משתנים עם הגודל- שינוי של כ-10% בלבד עבור שינוי סדר גודל בסימום. תחום מתחי השער בין מיחסור להיפוך חזק הוא כחצי וולט. מגבלות אלו נובעות מכך שרוחב הפס האסור והאנרגיה התרמית kT הם קבועים.
- כאשר עובי התחמוצת מגיע לננומטרים בודדים נוצרים פגמים בשכבת התחמוצת.
- מאחר ועובי שכבת התחמוצת הוא קטן מאוד, תופעות של מינהור דרך שכבה זו יהפכו להיות משמעותיות. מכיוון שנשאי המטען בתעלה נמצאים כננומטר אחד מפני השטח, זרם מינהור בין התעלה והשער יגרום לירידה בקיבול האפקטיבי של השער.
- ההתנגדות האוהמית של אזורי ה- source וה- drain עולה ככל ש- r_j , עומק הצמתים האלו, קטן. לתוספת התנגדות זו יש השפעה משמעותית במיוחד כאשר גם זרם הטרנזיסטור עולה.
- יש גבול עליון לרמת הסימום של המצע בגלל תופעות של פריצה.
- לא ניתן להקטין באופן משמעותי מאוד את מתח הסף מכיוון שהקטנה כזו יכולה לגרום לעלייה בזרם כאשר הטרנזיסטור במצב off, אפילו אם אין שינוי ב- Subthreshold swing.
- מתחי ההספקה של המעגלים בדרך כלל לא משתנים בגלל מגבלות מערכת והשאיפה להעלות את מהירות הפעולה של מעגלים.

כל המגבלות האלו גורמות לכך שקבוע המזעור בפועל שונה מזה שמוגדר על ידי כלל המזעור עבור שמירה על שדה קבוע בתעלה. כמו כן, בגלל מגבלות אלו השדה לא נשאר קבוע לחלוטין כאשר מקטינים את ממדי הטרנזיסטור. בטבלה 1 מוצגים גם קבועי המזעור בפועל עבור כלל המזעור לשמירה על שדה קבוע ועבור כלל מזעור אשר שואף לקבע את המתחים במעגל.

לדוגמא, ניתן לחשב את אורך התעלה המינימלי המאפשר התנהגות של טרנזיסטור עם תעלה ארוכה כתלות בפרמטרים השונים:

$$L \geq C_1 [r_j d (W_s + W_d)^2]^{\frac{1}{3}} \quad (1)$$

כאשר C_1 הוא קבוע ואילו $W_s + W_d$ הוא סכום רוחב אזורי המיחסור באזורי ה- source וה- drain בהנחה של צומת חד ממדית חדה:

$$W_d = \sqrt{\frac{2\epsilon_s}{qN_A} (V_d + \psi_{bi} - V_{BS})} \quad (2)$$

כאשר $W_s = W_d (V_d = 0)$. חשוב לציין כי רוב המגבלות שמוזכרות כאן הן עבור טרנזיסטורים בעלי מבנה שטוח. טכנולוגיות מהשנים האחרונות עושות שימוש במבנים רב ממדיים על פני מצע דק אשר מבטלים כמעט לגמרי את כל מנגנוני ההולכה הגורמים לתופעות punch-through, מה שמאפשר להגדיל בהרבה את סימום התעלה. חומרים עם מקדם דיאלקטרי גבוה (בעיקר HfO_2) מאפשרים לשמור על קיבול שער גבוה מבלי להידרש לשכבות תחמוצת דקות מידי ועל ידי כך למנוע היווצרות של פגמים בשכבת התחמוצת, ותופעות של מינהור דרך השער.

שיתוף מטען בין ה- Source וה- Drain

האנליזה שערכנו עד כה היא חד ממדית. על כן, גם מטען ההיפוך וגם המטען באזור המיחסור נמצאים במאזן מושלם עם המטען בשער וניתן להתייחס אליהם כאל צפיפות מטען. עם זאת, בחינה דו ממדית של המערכת מראה כי בקצה התעלה ישנם אזורי מיחסור אשר מאוזנים על ידי אזורי ה- n^+ ב- Source וב- Drain. איור a3 מתאר את מודל שימור המטען עבור טרנזיסטור כאשר $V_d > 0$. קל לראות כי בקצוות התעלה ישנם אזורים בהם מטען המיחסור מפוצה על ידי המטען אזורי ה- n^+ ולא על ידי מטען השער כפי שהונח במודל החד ממדי. ניתן להראות כי קיימת סטייה מהתנהגות עם תעלה ארוכה כאשר מפעילים עקרונות של שימור מטען על האזור התחום על ידי התעלה, השער ה- Source וה- Drain:

$$Q'_M + Q'_N + Q'_B = 0 \quad (3)$$

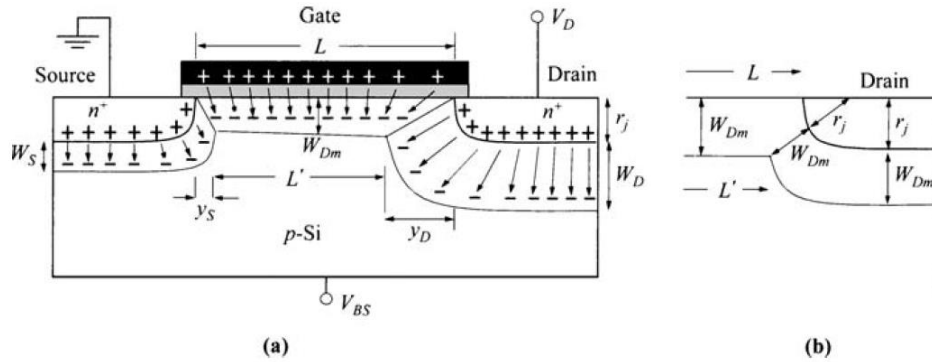
כאשר Q'_M סך כל המטען בשער, Q'_N הוא סך כל המטען בשכבת ההיפוך ו Q'_B הוא סך כל מטען המזהמים בשכבת המיחסור. ביטוי זה נכון בהנחה שאין מטען שכלוא בשכבת התחמוצת או בפני השטח בין השכבות. כעת, מתח הסף הוא המתח הדרוש בכדי ליצור מיחסור של סך כל המטען Q'_B בשכבה בעובי W_{Dm} (עובי שכבת המיחסור המקסימלי):

$$V_T = V_{FB} + 2\psi_B + \frac{Q'_B}{C_{ox}A} \quad (4)$$

כאשר $A=ZL$ הוא שטח השער. עבור התקנים עם תעלה ארוכה, $Q'_B = qAN_AW_{Dm}$, כאשר

$$W_{Dm} = \sqrt{\frac{2\epsilon_s(2\psi_B - V_{BS})}{qN_A}} \quad (5)$$

במקרים האלו, ניתוח חד ממדי מספיק.



איור 3: מודל שימור מטען עבור $V_D > 0$, (a) ועבור $V_D = 0$ ו $W_S = W_D \approx W_{Dm}$ (b).

עבור התקנים עם תעלה קצרה, ההשפעת המטען Q'_B על מתח הסף היא נמוכה יותר שכן חלק מהמטען הזה מפוצה על ידי מטען באזורי ה- n^+ . הביטוי לכך הוא שחלק מקווי השדה אשר יוצאים ממטען במצע מתחת לתעלה מסתיימים ב- source או ב- drain ולא בשער (ראו איור 3a). יש לשים לב כי רוחב אזורי המיחסור בכיוון האופקי y_D ו- y_S , הם קטנים יותר מרוחב אזורי המיחסור בכיוון האנכי W_D ו- W_S . בהתאמה. זאת בגלל שהשדה הניצב משפיע בצורה משמעותית על השדה בסמוך לפני השטח.

ניתן לקבל קירוב ראשון למתח הסף במקרה הזה על ידי חלוקה של המטען. ניתן לקרב את אזור המיחסור במצע לצורה של טרפז ועל ידי כך לחשב את סך כל המטען באזור המיחסור במצע:

$$Q'_B = zqN_AW_{Dm} \frac{L + L'}{2} \quad (6)$$

עבור מתח Drain נמוכים, ניתן להניח כי $W_D \approx W_S \approx W_{Dm}$ ולחשב את L' באמצעות טריגונומטריה פשוטה:

$$L' = L - 2 \left(\sqrt{r_j^2 + 2W_{Dm}r_j} - r_j \right) \quad (7)$$

כעת ניתן לחשב את הסטיה של מתח הסף מזה של התקן עם תעלה ארוכה:

$$\begin{aligned} \Delta V_T &= \frac{1}{C_{ox}} \left(\frac{Q'_B}{ZL} - qN_AW_{Dm} \right) = -\frac{qN_AW_{Dm}}{C_{ox}} \left(1 - \frac{L + L'}{2L} \right) \\ &= -\frac{qN_AW_{Dm}r_j}{C_{ox}L} \left(\sqrt{1 + \frac{2W_{Dm}}{r_j}} - 1 \right) \end{aligned} \quad (8)$$

המשמעות של ΔV_T שלילי היא שמתח הסף יורד ולכן ניתן ליצור הולכה בטרנזיסטור בעזרת מתחים נמוכים יותר. ניתן לשנות את משוואה (8) כך שתיקח בחשבון את מתח ה- Drain ואת מתח המצע:

$$\Delta V_T = -\frac{qN_A W_{dm} r_j}{2C_{ox} L} \left[\left(\sqrt{1 + \frac{2y_S}{r_j}} - 1 \right) + \left(\sqrt{1 + \frac{2y_D}{r_j}} - 1 \right) \right] \quad (9)$$

רוחב שכבות המיחסור בכיוון האנכי הוא (מתוך [Fjeldly, IEEE Transactions on Electron Devices, 1993]):

$$y_S \approx \sqrt{\frac{2\varepsilon_s}{qN_A} (\psi_{Bi} - 2\psi_B - V_{BS})} \quad (10)$$

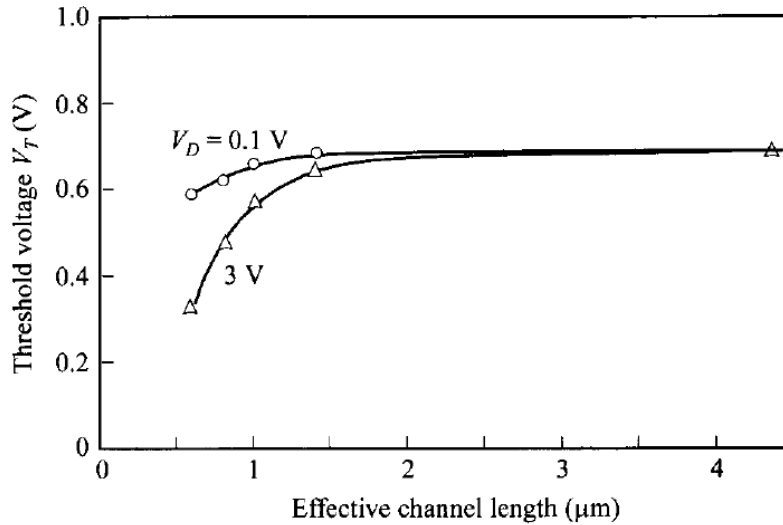
$$y_D \approx \sqrt{\frac{2\varepsilon_s}{qN_A} (\psi_{Bi} + V_D - 2\psi_B - V_{BS})} \quad (11)$$

נשים לב כי כעת מתח הסף תלוי גם באורך התעלה L וגם במתח V_D . באיור 4 אפשר לראות כיצד מתח הסף משתנה עם אורך התעלה עבור שני ערכים של V_D .

כפי שניתן לראות באיור איור 3, y_D הוא אזור בו יש שדה חזק אשר סוחף נשאי מטען ביעילות. y_S הוא אזור מעבר בו ריכוז האלקטרונים גבוה יותר מאשר בתוך התעלה. על כן, כאשר נרצה לחשב את התחום בו נשאי מטען בתעלה נסחפים, נוכל להתייחס לאורך האפקטיבי של התעלה.

$$L_{eff} = L' = L - y_D - y_S \quad (12)$$

גורם זה תורם לכך שאורך התעלה האפקטיבי תלוי במתח ה- Drain, וגם באופן חלקי לכך שזרם ההתקן לא מגיע לרוויה עם מתח ה- Drain. השינוי באורך התעלה משפיע על הזרם באופן ליניארי. בהמשך נבחן את ירידת גובה המחסום בגלל מתח V_D אשר גוררת עליה אקספוננציאלית של הזרם כך שהשפעת מנגנון זה הרבה יותר משמעותית.

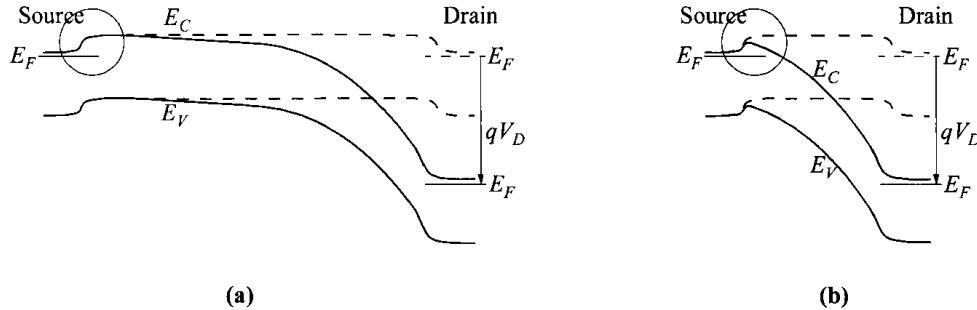


איור 4: מתח הסף כתלות באורך התעלה עבור שני ערכי V_D .

הנמכת המחסום בגלל מתח ה- Drain

ראינו קודם כי כאשר רוחב אזורי המיחסור בסביבת ה- source וה- drain קרוב לאורך התעלה, מתחילים להיווצר אפקטים של תעלה קצרה. במצב קיצוני יותר, כאשר אזורי המיחסור האלו מתמזגים, $y_D + y_S \approx L$, נוצר מצב המכונה punch through, והוא למעשה פריצה של זרם בין ה- source וה- drain דרך אזורי המיחסור. מקור הפריצה הזו הוא הנמכה של מחסום הפוטנציאל בסביבת ה- source, תופעה המכונה Drain induced barrier lowering-DIBL. כאשר התעלה קצרה מאוד וה- source וה- drain מאוד קרובים אחד לשני, מתח ה- drain יכול להשפיע על

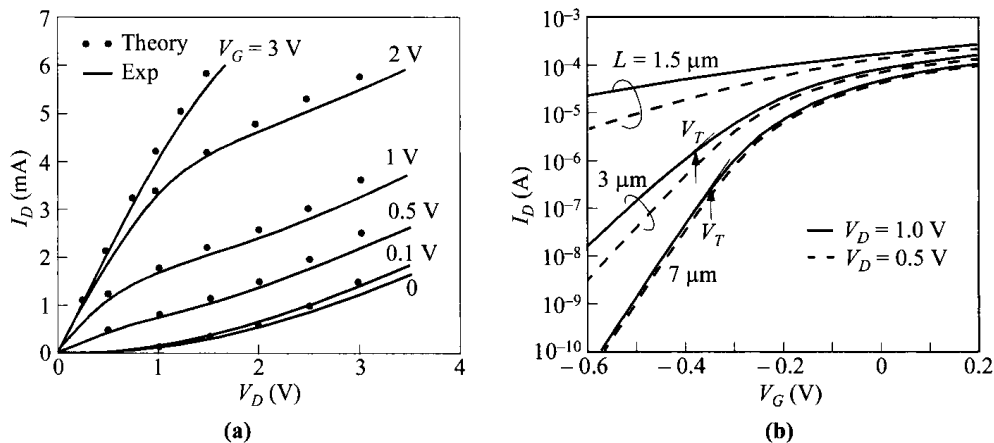
גובה המחסום בסביבת ה-source וכתוצאה מכך ריכוז נשאי המטען בתעלה משתנה עם מתח ה-source. איור 5 מציג את דיאגרמות הפסים בסמוך לפני השטח בין ה-source וה-drain כאשר $V_D=0$ (קו מקווקו) וכאשר $V_D>0$ (קו רציף) עבור טרנזיסטור עם תעלה ארוכה (a) וטרנזיסטור עם תעלה קצרה (b). בהתקן עם תעלה ארוכה, מתח ה-drain יכול לשנות את האורך האפקטיבי של התעלה, אך הוא לא ישנה את גובה מחסום הפוטנציאל בסמוך ל-source (מסומן בעיגול באיור a1). לעומת זאת, בהתקן עם תעלה קצרה (b) הנמכת מחסום הפוטנציאל בסביבת ה-source גוררת הזרקה של נשאי מטען לא קבוע (מסומן בעיגול באיור b1). נוספים אל תוך התעלה, מה שמעלה את הזרם באופן משמעותי. עלייה זו בזרם מופיעה גם במתחים גבוהים ממתח הסף וגם במתחים הנמוכים ממנו.



איור 5: דיאגרמת פסים המתארת את פני השטח של טרנזיסטור בין ה-source וה-drain. (a) טרנזיסטור בעל תעלה ארוכה, (b) טרנזיסטור בעל תעלה קצרה. הקו המקווקו מסמן את דיאגרמת הפסים תחת $V_D=0$, ואילו הקו הרציף מתאר את הטרנזיסטור כאשר $V_D>0$. האזור המוקף בעיגול מדגיש את תופעת ה-DIBL בהתקנים עם תעלה קצרה.

באיור 5 תהליך ה-punch through מתרחש בסמוך לפני השטח של המל"מ. עם זאת, בהתקנים רבים, סימון המצע נמוך יותר מעבר ל- r_j , עומק הצמתים בין ה-source וה-drain והמצע. כתוצאה מכך, אזורי המיחסור גדולים יותר בעומק ההתקן כך שתופעות punch through יכולות להתרחש באזורים אלו. איור 6a מדגים את אופייני המתח-זרם עבור טרנזיסטור עם תופעות punch-through חמורות. עבור התקן זה, אפילו תחת מתח $V_D=0V$ סכום רוחב אזורי המיחסור y_D ו- y_S הוא $0.27 \mu m$, גדול יותר מאורך התעלה ($L=0.23 \mu m$). כתוצאה מכך, שני אזורי המיחסור מתמזגים ויוצרים נתיב הולכה בין ה-source וה-drain. במצב זה, נשאי רוב מה-source (במקרה הזה אלקטרונים) מוזרקים לתוך אזור המיחסור המחובר בין ה-source וה-drain והשדה החשמלי באזור זה סוחף אותם אל ה-drain. ניתן להעריך את המתח שיביא את ההתקן ל-punch-through בעזרת קירוב המיחסור:

$$V_{pt} \approx \frac{qN_A(L - y_S)^2}{2\epsilon_s} - \psi_{bi} \quad (13)$$



איור 6: עקומות מתח זרם של טרנזיסטור המדגימות את תופעת ה-DIBL. (a) מעל למתח הסף, $N_A=7 \times 10^{16} cm^{-3}$, $d=25.8 nm$, $L=0.23 \mu m$. (b) מתחת למתח הסף, $N_A=10^{14} cm^{-3}$, $d=13 nm$.³

בתנאים האלו, זרם ה- drain יהיה מורכב בעיקר מה- space charge limited current:

$$I_D \approx \frac{9\epsilon_s \mu_n A V_D^2}{8L^3} \quad (14)$$

כאשר A הוא שטח החתך של האזור בו מתרחשת ה- punch-through. נשים לב כי זרם זה גדל על פי V_D^2 וכי הוא זורם במקביל לזרם בשכבת ההיפוך.

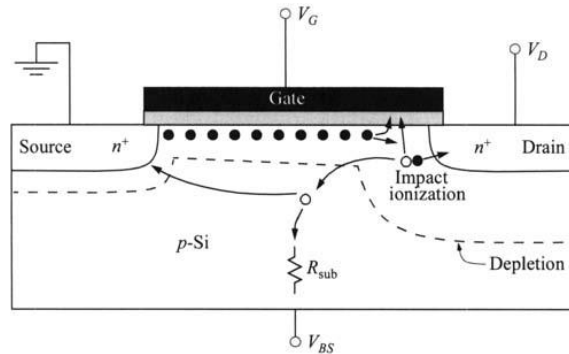
איור b6 מציג את השפעת ה- DIBL על הזרם בתחום תת הסף עבור טרנזיסטורים עם אורכי תעלה שונים. קל לראות שככל שאורך התעלה גדול יותר, ההשפעה של מתח ה- drain על הזרם קטנה יותר. כך, עבור אורך תעלה של $7 \mu m$ זרם הטרנזיסטור לא תלוי במתח ה- drain ולטרנזיסטור יש התנהגות של טרנזיסטור עם תעלה ארוכה. עבור $L=3 \mu m$ ניתן להבחין בתלות משמעותית של הזרם ב- V_D . בנוסף ניתן לראות כי ישנה עלייה ב- subthreshold swing עם המתח V_D . כאשר אורך התעלה הוא $L=1.5 \mu m$ הטרנזיסטור כלל לא מתנהג כטרנזיסטור בעל תעלה ארוכה, ה- subthreshold swing גבוה בהרבה, ולמעשה כל לא ניתן לסגור את הטרנזיסטור במצב זה.

מוליטיפליקציה ואמינות התחמוצות

כפי שראינו קודם, בגלל שכללי המזעור אינם אידיאליים, הקטנה של ממדי הטרנזיסטור גורמת לעצמת השדה החשמלי בתוך התעלה לגדול. כעת נדון בתופעות מורכבות יותר אשר נובעות מהשדה החשמלי החזק שבתעלה. איור 7 מציג את מרכיבי הזרם בטרנזיסטור MOSFET תחת שדה חשמלי חזק. הוא כולל את רכיב הזרם המרכזי בתוך התעלה וכן את רכיבי הזרם הפרזיטיים עליהם נדון כעת. נציין כי המקום בו השדה החשמלי הוא החזק ביותר הוא בסמוך ל- drain ובאזור זה יתרחשו רוב התופעות בהן נדון.

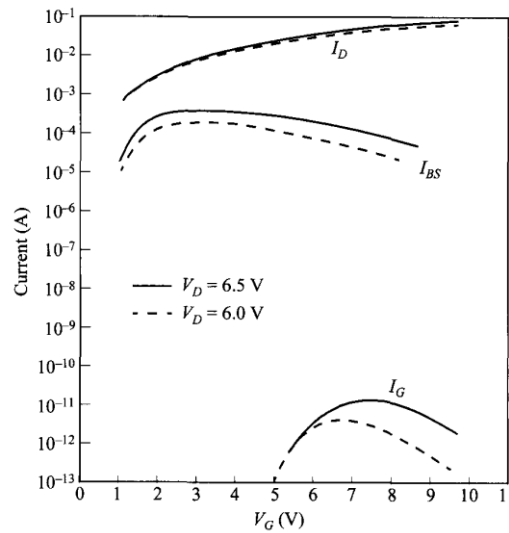
כאשר נשאי מטען מואצים על ידי שדה חשמלי, הם צוברים אנרגיה עד שהם מאבדים אותה עקב פיזורים עם הסריג או עם נשאי מטען אחרים. על כן, כאשר השדה החשמלי חזק מאוד, נשאי המטען בתעלה (אלקטרונים באיור 7) יצברו אנרגיה רבה לפני שיאבדו אתה לפיזורים עם הסריג. אלקטרונים אלו נקראים אלקטרונים חמים, והאנרגיה הקינטית שלהם נמדדת יחסית לתחתית פס ההולכה במקום בו הם נמצאים. במידה ואנרגיה זו גבוהה ממחסום הפוטנציאל בין הסיליקון והתחמוצות (3.1 eV עבור סיליקון ותחמוצת סיליקון) אלקטרונים חמים יוזרקו אל תוך שכבת התחמוצות ואל מגע השער. הזרקת מטען זו תיצור זרם דרך השער.

תופעה חשובה נוספת אשר מתרחשת כאשר יש שדה חשמלי חזק היא impact ionization. במקרה הזה, פיזור של נשאי המטען עם אלקטרונים בפס הערכיות מביא אותם אל פס ההולכה מה שגורם ליצירה של זוג אלקטרון-חור נוסף. האלקטרונים הנוספים נסחפים מיד אל ה- drain מה שמביא להגדלת הזרם. לעומת זאת, חורים יכולים לנוע אל השער בדומה לאלקטרונים החמים, אך רובם ינועו אל המצע כאשר חלק קטן מהם גם יגיע ל- source. היחס בין זרמים אלו תלוי בהתנגדות המצע. כאשר המצע מושלם (התנגדות אפסית), כל החורים יזרמו אל המצע ולא אל ה- source. כפי שנראה עוד מעט תנועה של נשאי מטען אל ה- source או שער יגרמו לתופעות לא רצויות בפעולת ההתקן.



איור 7: מרכיבי הזרם בטרנזיסטור MOSFET תחת שדה חשמלי חזק.

איור 8 מציג דוגמה לזרמי ההדקים בטרנזיסטור כתלות במתח השער. במקרה הזה, הזרם דרך השער הוא תוצאה של אלקטרונים וחורים חמים אשר עוברים מעל למחסום הפוטנציאל (או מתחת במקרה של חורים), ולא במינהור דרך המחסום. זרם אלקטרונים חמים זה, מגיע לערך מקסימלי כאשר מתח השער ומתח ה-drain בערך שווים. מאחר והזרם דרך השער הוא זניח יחסית לזרמים האחרים בטרנזיסטור, הוא כשלעצמו לא מהווה בעיה. ההשפעה העיקרית של זרם זה היא בנזקים שהוא יכול ליצור. נשאי המטען החמים יוצרים מטען בתוך שכבת התחמוצת ומלכודות בממשקים בין החומרים. כתוצאה מכך, הפרמטרים של ההתקן משתנים לאורך זמן. בפרט, מתח הסף בדרך כלל עולה, ה- g_m transconductance, יורדת, בגלל העלייה בריכוז המלכודות בפני השטח וירידה במוביליות בתעלה, וה- subthreshold swing עולה בגלל העלייה בריכוז המלכודות בפני השטח. מחקר הראה כי על מנת לצמצם את טעינת שכבת התחמוצת, יש לצמצם את צפיפות המלכודות בשכבת התחמוצת שכן נשאי מטען חמים נוטים להיתקע במלכודות אלו ולגרום לטעינה של שכבת התחמוצת. לכן, על מנת להבטיח את ביצועי ההתקן עבור אפליקציות ספציפיות, יש להגדיר את אורך החיים של ההתקן, משך הזמן בו הפרמטרים של הטרנזיסטור לא יחרגו מתחום קבוע מראש עבור נקודות עבודה ספציפיות. דרישה זו היא חלק מרשימת הספציפיקציות עבור טכנולוגית MOSFET ספציפית.



איור 8: זרמי ה-drain, המצע והשער כתלות במתח השער. $L/W=0.8/30 \mu m$

איור 8 מציג גם את זרמי המצע כתלות במתח השער. כפי שניתן לראות באיור, גם לזרם המצע יש נקודת מקסימום בערך כאשר מתח השער הוא חצי ממתח ה-drain. בהנחה שזרמי המצע הם תוצר של תהליכי impact ionization אשר מתרחשים באופן אחיד באזור בו מתרחשת ה-pinch off (ובו השדה החזק ביותר), זרמי המצע מקיימים:

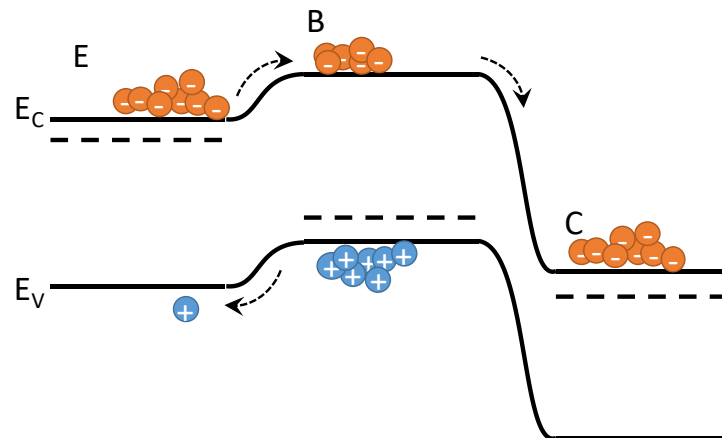
$$I_{BS} \approx I_D \alpha(\mathcal{E}) y_D \quad (15)$$

כאשר $\alpha(\mathcal{E})$ הוא מקדם ה-ionization אשר מתאר את מספר זוגות האלקטרון חור שנוצרים ליחידת אורך והוא משתנה באופן חד עם עוצמת השדה החשמלי, y_D הוא גודל אזור ה-pinch off. עבור V_D נתון, ככל שמתח השער גדל, גם זרם הטרנזיסטור וגם מתח הרוויה V_{Dsat} גדלים (נזכור כי $V_{Dsat} \approx V_G - V_T$). מאחר והמתח מעבר למתח הרוויה "נופל" על אזור המיחסור שיוצר את ה-pinch off, העלייה במתח הרוויה גוררת ירידה בשדה האורכי (באזור ה-pinch off $\mathcal{E}_y \approx (V_D - V_{Dsat})/y_D$) וכתוצאה מכך גם ירידה ב- $\alpha(\mathcal{E})$. מכאן שעליה במתח השער גורמת לשתי תופעות מנוגדות. במתחי שער נמוכים, העלייה בזרם המצע היא תוצר בעליה בזרם I_D עם מתח השער, ועבור מתחי שער גבוהים יותר, זרם המצע יורד בגלל ירידה של $\alpha(\mathcal{E})$ עם מתח השער. נקודת המקסימום נמצאת מתח בו שני התהליכים מאזנים אחד את השני. ניסויים אמפיריים הראו כי ניתן להביע את זרם המצע באמצעות הביטוי:

$$I_{BS} \approx C_2 I_D (V_D - V_{Dsat}) \exp\left(-\frac{C_3}{V_D - V_{Dsat}}\right) \quad (16)$$

כאשר C_2 ו- C_3 הם קבועים.

ככל התעלה קצרה יותר (המרחק בין ה- Source וה- Drain קצר יותר), יותר חורים הנוצרים בתהליך ה- impact ionization יגיעו ל- source. ניתן לדמות את איסוף החורים הנוצרים בתוך אזור ה- pinch off על ידי ה- source לפעולת טרנזיסטור BJT. איור 9 מציג באופן מקרוב את הזרמים בטרנזיסטור BJT מסוג n-p-n. כפי שלמדנו בקרוס המבוא, זרם הקולט בטרנזיסטור BJT הוא בעיקרו תוצר של עודף נשאי מטען באזור הבסיס במבנה מהצורה n-p-n. קל לראות כי אזורי ה- source-body-drain יוצרים מבנה כזה ועל כן זרם החורים לכיוון ה- source הוא אקוויולנטי לזרם החורים מהבסיס לכיוון הפולט בטרנזיסטור BJT מסוג n-p-n. מצד שני, האלקטרונים שנוצרים במצע בתהליך ה- impact ionization מוזרקים ל- drain בדומה לאלקטרונים בבסיס בטרנזיסטור BJT. מכאן שאפשר לתאר את זרם זה באופן אפקטיבי כפעולה של טרנזיסטור BJT אשר הבסיס שלו מחובר ל- body, הפולט שלו מחובר ל- source, ואילו הקולט שלו מחובר ל- drain. המתח V_D מאיץ אלקטרונים מכיוון המצע (בסיס) לכיוון ה- drain (קולט). לעומת זאת, יש מחסום פוטנציאל נמוך עבור חורים במצע (בסיס) המאט את זרימתם לכיוון ה- source (פולט). על כן, זרם האלקטרונים לכיוון ה- drain גדול בהרבה מזרם החורים לכיוון ה- source. הגבר הזרם הזה, I_n/I_p אשר אופייני לטרנזיסטור BJT נקבע בערך על פי היחס N_D/N_A . ניתן גם לתאר את התופעה הזו על ידי התבוננות במפל המתח שזרם המצע מייצר. בהנחה שניתן לתאר את התנגדות המצע האפקטיבית על ידי R_{sub} מפל המתח שזרם המצע יוצר הוא $I_{BS}R_{sub}$. מפל מתח זה מכניס את צומת של ה- source עם המצע לממתח קדמי אשר גורם להזרקה של אלקטרונים נוספים אל תוך המצע. מתח המצע שמתפתח גם גורם לירידה של מתח הסף ועל כן גורם לעלייה בזרם בתוך התעלה. מכיוון שעליה זו היא תוצר של מתח המצע שעולה, היא תהיה משמעותית יותר ככל שהתנגדות המצע עולה ואורך התעלה קטן. במקרה הקיצוני, בטרנזיסטור בו אין מגע למצע (לדוגמה SOI- silicon on insulator), או TFT- thin film transistor), זרם ה- drain עולה בחדות כאשר V_D עולה מעל למתח מסויים. תופעה זו מכונה לרוב kink effect.



איור 9: תיאור מקורב של הזרמים בטרנזיסטור BJT מסוג n-p-n.

במקרים קיצוניים יותר זרם המצע יכול לגרום לפריצה בין ה- source וה- drain כתוצאה מפעולה פריזית של טרנזיסטור ה- BJT. בדומה לתופעות פריצה בטרנזיסטורים אלו, מאחר והמרחק בין ה- source וה- drain קטן בהרבה מהמרחק בין ה- drain ומגע המצע, ניתן להתייחס לבסיס (בטרנזיסטור הפרזיטי) כאילו הוא מנותק. כעת, מתח הפריצה דומה למתח הפריצה בטרנזיסטור BJT כאשר הבסיס מנותק:

$$V_{BDS} = V_{BDx} (1 - \alpha_{npn})^{\frac{1}{n}} \quad (17)$$

במשוואה זו, V_{BDx} הוא מתח הפריצה בין צומת ה- drain והמצע, ו- n מתאר את צורת הפריצה של צומת זו (ערכו נע בדרך כלל בין 4 ל- 6). α_{npn} הוא הגבר הזרם של טרנזיסטור ה- BJT הפרזיטי בתצורת common-base:

$$\alpha_{npn} = \alpha_T \gamma \approx \alpha_T \approx 1 - \frac{L^2}{2L_n^2} \quad (18)$$

כאשר L הוא אורך התעלה האפקטיבי ו L_n הוא אורך הדיפוזיה של אלקטרונים במצע. מתוך משוואות אלו ניתן למצוא את מתח הפריצה בין ה- source וה- drain בMOSFET עם תעלה קצרה:

$$V_{BDS} = \frac{V_{BDx}}{\frac{1}{2^n}} \left(\frac{L}{L_n} \right)^{\frac{2}{n}} \quad (19)$$

משוואה זו מאפשרת לקבל התאמה לא רעה לתוצאת ניסוי. הפרמטר V_{BDx} מתאר את מתח הפריצה של צומת כתלות בעקמומיות של פרופיל המזהמים בה r_j . על מנת למזער את השפעת הטרנזיסטור הפרזיטי, יש להקטין את התנגדות המצע, R_{sub} כך שהמכפלה $I_{BS}R_{sub}$ תהיה נמוכה מבערך $0.6V$, המתח בו נפתחת הדיודה בין המצע וה- source. במצב זה, מתח הפריצה של ההתקן לא ייקבע על ידי אפקט ה- BJT הפרזיטי, וניתן יהיה לצפות לפעולה אמינה יותר במתחים גבוהים יותר וללא פריצות מההתקן.

חפיפה בין אזורי ה- drain והשער יוצר אזור בו יש צומת המושפעת על ידי מתח ה- gate. כאשר שכבת התחמוצת דקה מאוד, והצומת חדה, יהיו שילובים של מתחים אשר יגרמו לתופעות של מפולת אשר תוביל לזרם זליגה מה- drain אל המצע. זרם זה מכונה (GIDL) gate induce drain leakage. עבור התקן עם תעלה מסוג ה, עבור מתח V_D קבוע, ירידה במתח השער מובילה לירידה בזרם עד למתחים בתחום התת סף. עם זאת, קיים מתח שער עבורו זרם ה- drain הופך לזרם ה- GIDL והוא עולה שוב עם ירידה במתח השער. במקרים רבים בהתקנים עם תעלה קצרה, ה- GIDL קיים אפילו כשמתח השער הוא 0, מה שמוביל לזרם זליגה אפילו כשהטרנזיסטור במצב OFF.

סיכום

בהרצאה זו עסקנו בכללי מיזעור ובהשפעת המיזעור על ביצועי הטרנזיסטורים. בתחילה ניסחנו כללים שמטרתם לאפשר פיתוח פשוט יותר של טרנזיסטורים קטנים יותר מבלי לשנות באופן משמעותי את מתחי העבודה שלהם ועל ידי כך לאפשר את האינטגרציה שלהם בתוך מעגלים באופן פשוט יותר. עם זאת ראינו שלגישה זו יש מגבלות בסיסיות כתוצאה מתופעות שונות אשר מתרחשות כאשר רוחב התעלה קטן. ראינו כי מאחר והתקנים קטנים הם דו מימדיים במהותם, ישנה תופעה של "שיתוף מטען" בין ה- source וה- drain אשר מובילה לשינוי מתח הסף של ההתקנים. בנוסף, כאשר התעלה קצרה, הגדלה של מתח ה- Drain יכולה להביא להנמכה של מחסום הפוטנציאל לנשאי מטען בסמוך ל- source, תהליך שיביא לפריצה. כאשר השדה בתעלה גבוה מאוד, תהליכי מולטיפליקציה יכולים להביא טעינה של שכבת התחמוצת, שתשנה את מתח הסף ותפגע באמינות הטרנזיסטור. בנוסף, תהליכים אלו יכולים ליצירת זרמי מצע, להביא לעליית זרם התעלה דרך kink effect, וזרמי זליגה מה- drain. בנוסף, בין ה- source, המצע, וה- drain יש מבנה הדומה לטרנזיסטור BJT. ניתוח של פעולת הטרנזיסטור הפרזיטי הזה מאפשרת לנתח את תופעות אלו. בהרצאה הבאה נלמד על טרנזיסטורים מתקדמים בעלי מבנים מורכבים יותר אשר מטרתם להתמודד עם תופעות אלו.